

JP 2003-250270

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The NPN form bipolar transistor by which the emitter was connected to the end of the secondary coil of the current transformer which has a primary coil and a secondary coil, the collector was connected to the positive electrode of DC power supply, and the 1st resistance was connected between a collector and the base, The 1st voltage drop element which generates the voltage drop which is connected between the base of the type bipolar transistor aforementioned [ NPN ], and the other end of the secondary coil of the aforementioned current transformer, and is equivalent to the voltage between base-emitters of the type bipolar transistor aforementioned [ NPN ], The PNP form bipolar transistor by which the emitter was connected to the end of the secondary coil of the aforementioned current transformer, the collector was connected to the negative electrode of the aforementioned DC power supply, and the 2nd resistance was connected between a collector and the base, The 2nd voltage drop element which generates the voltage drop which is connected between the base of the type bipolar transistor aforementioned [ PNP ], and the other end of the secondary coil of the aforementioned current transformer, and is equivalent to the voltage between the emitter-bases of the type bipolar transistor aforementioned [ PNP ], The capacitor for current supply sources by which the end was connected to the node of the voltage drop element of the above 1st, and the voltage drop element of the above 2nd, The amplifying circuit which amplifies the current which flows to the primary coil of \*\*\*\*\* and the aforementioned current transformer, and is characterized by what the amplified current was constituted for so that it might be outputted through the aforementioned capacitor for current supply sources.

[Claim 2] It has further the capacitor for gain amendment by which the end was connected to the node of the emitter of the type bipolar transistor aforementioned [ NPN ], and the emitter of the type bipolar transistor aforementioned [ PNP ]. Amplify the current which flows to the primary coil of the aforementioned current transformer, and the amplified current by the ratio according to the ratio of the impedance of the aforementioned capacitor for current supply sources, and the capacitor for gain amendment The amplifying circuit according to claim 1 characterized by what was constituted so that it might be outputted, respectively from the aforementioned capacitor for current supply sources, and the capacitor for gain amendment.

[Claim 3] The PNP form bipolar transistor by which the emitter was connected to the end of the 1st secondary coil of the current transformer which has a primary coil and the 1st and 2nd secondary coil, and the 1st resistance was connected between a collector and the base, It connects between the base of the type bipolar transistor aforementioned [ PNP ], and the other end of the 1st secondary coil of the aforementioned current transformer. The 1st voltage drop element which generates the voltage drop equivalent to the voltage between the emitter-bases of the type bipolar transistor aforementioned [ PNP ], The NPN form bipolar transistor by which the emitter was connected to the end of the 2nd secondary coil of the aforementioned current transformer, the collector was connected to the collector of the type bipolar transistor aforementioned [ PNP ], and the 2nd resistance was connected between a collector and the base, It connects between the base of the type bipolar transistor aforementioned [ NPN ], and the other end of the 2nd secondary coil of the aforementioned current transformer. The 2nd

voltage drop element which generates the voltage drop equivalent to the voltage between base-emitters of the type bipolar transistor aforementioned [ NPN ], The capacitor for current supply sources by which the end was connected to the node of the collector of the type bipolar transistor aforementioned [ PNP ], and the collector of the type bipolar transistor aforementioned [ NPN ], The positive electrode of DC power supply is connected to the other end of the 1st secondary coil of \*\*\*\*\* and the aforementioned current transformer, the negative electrode of the aforementioned DC power supply is connected to the other end of the 2nd secondary coil, and the current which flows to the primary coil of the aforementioned current transformer is amplified. The amplifying circuit characterized by what the amplified current was constituted for so that it might be outputted through the aforementioned capacitor for current supply sources.

[Claim 4] An emitter is connected to the end of the 1st secondary coil of the current transformer which has a primary coil and the 1st and 2nd secondary coil. The 1st NPN form bipolar transistor by which the collector was connected to the positive electrode of DC power supply, and the 1st resistance was connected between a collector and the base, It connects between the base of the NPN form bipolar transistor of the above 1st, and the other end of the 1st secondary coil of the aforementioned current transformer. The 1st voltage drop element which generates the voltage drop equivalent to the voltage between base-emitters of the NPN form bipolar transistor of the above 1st, The 2nd NPN form bipolar transistor by which the emitter was connected to the end of the 2nd secondary coil of the aforementioned current transformer, the collector was connected to the other end of the 1st secondary coil of the aforementioned current transformer, and the 2nd resistance was connected between a collector and the base, It connects between the base of the NPN form bipolar transistor of the above 2nd, and the other end of the 2nd secondary coil of the aforementioned current transformer. The 2nd voltage drop element which generates the voltage drop equivalent to the voltage between base-emitters of the NPN form bipolar transistor of the above 2nd, The capacitor for current supply sources by which the end was connected to the node of the other end of the 1st secondary coil of the aforementioned current transformer, and the collector of the NPN form bipolar transistor of the above 2nd, The amplifying circuit characterized by what the negative electrode of the aforementioned DC power supply was connected to the other end of the 2nd secondary coil of \*\*\*\*\* and the aforementioned current transformer, and the current which amplified the current which flows to the primary coil of the aforementioned current transformer, and was amplified was constituted for so that it might be outputted through the aforementioned capacitor for current supply sources.

[Claim 5] The 1st NPN form bipolar transistor by which the emitter was connected to the end of the 1st secondary coil of the current transformer which has a primary coil and the 1st and 2nd secondary coil, The 1st resistance by which the series connection was carried out between the positive electrode of DC power supply, and the base of the NPN form bipolar transistor of the above 1st, and the 2nd resistance, At the positive electrode of the aforementioned DC power supply, and the end of resistance of the above 1st, the end of the either a drain or the sources The 1st field-effect transistor by which a drain and the other end of the sources were connected to the collector of the NPN type bipolar transistor of the above 1st, and the gate was connected to the node of the 1st aforementioned resistance and the 2nd resistance, It connects between the base of the NPN form bipolar transistor of the above 1st, and the other end of the 1st secondary coil of the aforementioned current transformer. The 1st voltage drop element which generates the voltage drop equivalent to the voltage between base-emitters of the NPN form bipolar transistor of the above 1st, The 2nd NPN form bipolar transistor by which the emitter was connected to the end of the 2nd secondary coil of the aforementioned current transformer, The 3rd resistance by which the series connection was carried out between the other end of the 1st secondary coil of the aforementioned current transformer, and the base of the NPN form bipolar transistor of the above 2nd, and the 4th resistance, The end of the either a drain or the sources to the other end of the 1st secondary coil of the aforementioned current transformer The 2nd field-effect transistor by which a drain and the other end of the sources were connected to the collector of the NPN form bipolar transistor of the above 2nd, and the gate was connected to the node of the 3rd aforementioned resistance and the 4th resistance, It connects between the base of the NPN form bipolar transistor of the above 2nd, and the other end of

the 2nd secondary coil of the aforementioned current transformer. The 2nd voltage drop element which generates the voltage drop equivalent to the voltage between base-emitters of the NPN form bipolar transistor of the above 2nd, The capacitor for current supply sources by which the end was connected to the node of the other end of the 1st secondary coil of the aforementioned current transformer, and the end of the 2nd field-effect transistor of the above, The amplifying circuit characterized by what the negative electrode of the aforementioned DC power supply was connected to the other end of the 2nd secondary coil of \*\*\*\*\* and the aforementioned current transformer, and the current which amplified the current which flows to the primary coil of the aforementioned current transformer, and was amplified was constituted for so that it might be outputted through the aforementioned capacitor for current supply sources.

[Claim 6] An emitter is connected to the end of the 1st secondary coil of the current transformer which has a primary coil and the 1st and 2nd secondary coil. The 1st PNP form bipolar transistor by which the collector was connected to the end of the 2nd secondary coil of the aforementioned current transformer, and the 1st resistance was connected between a collector and the base, It connects between the base of the PNP form bipolar transistor of the above 1st, and the other end of the 1st secondary coil of the aforementioned current transformer. The 1st voltage drop element which generates the voltage drop equivalent to the voltage between the emitter-bases of the PNP form bipolar transistor of the above 1st, The 2nd PNP form bipolar transistor by which the emitter was connected to the other end of the 2nd secondary coil of the aforementioned current transformer, the collector was connected to the negative electrode of DC power supply, and the 2nd resistance was connected between a collector and the base, It connects between the base of the PNP form bipolar transistor of the above 2nd, and the end of the 2nd secondary coil of the aforementioned current transformer. The 2nd voltage drop element which generates the voltage drop equivalent to the voltage between the emitter-bases of the PNP form bipolar transistor of the above 2nd, The capacitor for current supply sources by which the end was connected to the node of the collector of the PNP form bipolar transistor of the above 1st, and the end of the 2nd secondary coil of the aforementioned current transformer, The amplifying circuit characterized by what the positive electrode of the aforementioned DC power supply was connected to the other end of the 1st secondary coil of \*\*\*\*\* and the aforementioned current transformer, and the current which amplified the current which flows to the primary coil of the aforementioned current transformer, and was amplified was constituted for so that it might be outputted through the aforementioned capacitor for current supply sources.

[Claim 7] An amplifying circuit given in the claim 1 characterized by what the capacitor was connected to the above 1st and the 2nd voltage drop element for in parallel, respectively, or any 1 term of 6.

[Claim 8] The NPN form bipolar transistor by which the emitter was connected to the end of the secondary coil of the current transformer which has a primary coil and a secondary coil, the collector was connected to the positive electrode of DC power supply, and the 1st resistance was connected between a collector and the base, The PNP form bipolar transistor by which the emitter was connected to the emitter of the type bipolar transistor aforementioned [ NPN ], the collector was connected to the negative electrode of the aforementioned DC power supply, and the 2nd resistance was connected between a collector and the base, It connects in series between the base of the type bipolar transistor aforementioned [ NPN ], and the base of the type bipolar transistor aforementioned [ PNP ]. The 1st which generates the voltage drop equivalent to the voltage between base-emitters of the type bipolar transistor aforementioned [ NPN ], and the voltage between the emitter-bases of the type bipolar transistor aforementioned [ PNP ], and the 2nd voltage drop element, The 1st capacitor connected between the base of the type bipolar transistor aforementioned [ NPN ], and the other end of the secondary coil of the aforementioned current transformer, The 2nd capacitor connected between the base of the type bipolar transistor aforementioned [ PNP ], and the other end of the secondary coil of the aforementioned current transformer, The amplifying circuit characterized by what it had the capacitor for current supply sources by which the end was connected to the other end of the secondary coil of the aforementioned current transformer, and the current which amplified the current which flows to the primary coil of the aforementioned current transformer, and was amplified was constituted for so that it

might be outputted through the aforementioned capacitor for current supply sources.

[Claim 9] It has further the capacitor for gain amendment by which the end was connected to the node of the emitter of the type bipolar transistor aforementioned [ NPN ], and the emitter of the type bipolar transistor aforementioned [ PNP ]. Amplify the current which flows to the primary coil of the aforementioned current transformer, and the amplified current by the ratio according to the ratio of the impedance of the aforementioned capacitor for current supply sources, and the capacitor for gain amendment The amplifying circuit according to claim 8 characterized by what was constituted so that it might be outputted, respectively from the aforementioned capacitor for current supply sources, and the capacitor for gain amendment.

[Claim 10] The above 1st and the 2nd voltage drop element are an amplifying circuit given in the claim 1 characterized by what was constituted by diode, or any 1 term of 9.

[Claim 11] An amplifying circuit given in the claim 1 to which the aforementioned voltage drop element and a bipolar transistor are characterized by what has been arranged mutually in near, or any 1 term of 10.

[Claim 12] The amplifying circuit according to claim 11 to which the aforementioned voltage drop element and the aforementioned bipolar transistor are characterized by what was formed on the same substrate of a semiconductor.

[Claim 13] It is the amplifying circuit connected to the secondary coil of the current transformer which has a primary coil and a secondary coil. The control means which control the amount of the current which it has a current path and a control edge, and the end of the secondary coil of the aforementioned current transformer is connected to the end of the aforementioned current path, and flows to the secondary coil of the aforementioned current transformer based on the voltage between the end of this secondary coil, and the aforementioned control edge, A voltage adjustment means to adjust the voltage of the other end of the aforementioned secondary coil so that the voltage between the end of the secondary coil of the aforementioned current transformer and the other end may serve as zero, The amplifying circuit which amplifies the current which flows to the primary coil of \*\*\*\*\* and the aforementioned current transformer, and is characterized by what the amplified current was constituted for so that it might be outputted outside through an impedance component.

[Claim 14] The aforementioned control means are amplifying circuits according to claim 13 characterized by what the end of the aforementioned current path is an emitter, the other end is a collector, the aforementioned control edge is the base, the end of the secondary coil of the aforementioned current transformer is connected to the aforementioned emitter, and is constituted by the transistor which controls the amount of the current which flows to the secondary coil of the aforementioned current transformer based on the voltage between the end of the aforementioned secondary coil, and the aforementioned base.

[Claim 15] The aforementioned voltage adjustment means is an amplifying circuit according to claim 13 or 14 characterized by what is constituted by the diode connected between the other end of the secondary coil of the aforementioned current transformer, and the control edge of the aforementioned control means.

[Claim 16] Noise reduction equipment which reduces the noise spread on the power supply line of the couple for the electric power supplies from the predetermined power supply characterized by providing the following The current transformer which detects the leakage current which leaks from the power supply line of the aforementioned couple to a grounding conductor by using the power supply line of the aforementioned couple as a primary coil An amplifying circuit given in the claim 1 which amplified the current which flows to the primary coil of the aforementioned current transformer, and consisted of aforementioned current transformers in the amplified current so that the aforementioned leakage current might be supplied in the direction to offset by the power supply side at a grounding conductor, or any 1 term of 15

[Claim 17] The aforementioned amplifying circuit is noise reduction equipment according to claim 16 characterized by what is been what amplifies the current which flows to the primary coil of the aforementioned current transformer so that the current value of the current supplied to the

aforementioned grounding conductor may turn into current value of the leakage current which the aforementioned current transformer detected.

[Claim 18] The power converter characterized by what it had for noise reduction equipment according to claim 16 or 17 which reduces the noise spread on the power supply line of the couple for the electric power supplies from the aforementioned power supply to the transducer which transforms into the power of predetermined voltage the power supplied from the power supply, and supplies it to a load, and the aforementioned transducer.

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-250270

(P2003-250270A)

(43) 公開日 平成15年9月5日(2003.9.5)

(51) Int. Cl.

識別記号

F I

ターミナル\* (参考)

H 0 2 M 3/28

H 0 2 M 3/28

E 5 H 7 3 0

Y 5 J 0 9 2

H 0 3 F 3/18

H 0 3 F 3/18

5 J 5 0 0

審査請求 未請求 請求項の数18 O L (全 16 頁)

(21) 出願番号 特願2002-49307(P2002-49307)

(22) 出願日 平成14年2月26日(2002.2.26)

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72) 発明者 鎌谷 守

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

(74) 代理人 100095407

弁理士 木村 尚 (外1名)

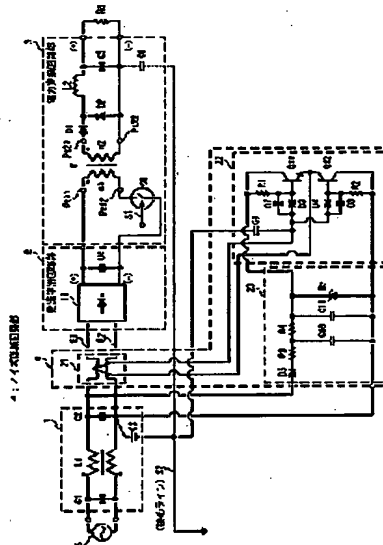
最終頁に続く

(54) 【発明の名称】 増幅回路、ノイズ低減装置及び電力変換装置

(57) 【要約】

【課題】 増相変流器21を小型化する。

【解決手段】 トランジスタQ11、Q12のエミッタとダイオードD3、D4を介してベースとに増相変流器21の2次巻線が接続される。トランジスタQ11、Q12のベースに、ダイオードD3、D4が接続され、抵抗R1、R2を介して電流が流れる。ダイオードD3、D4の順方向電圧がトランジスタQ11、Q12のベース-エミッタ間に印加される。このため、増相変流器21の2次巻線の出力電圧は0となり、2次巻線に電圧を誘起させなくても、電流が流れる。従って、増相変流器21の1次巻線、2次巻線の巻数を低減でき、コア面積も減る。



(2)

特開2003-250270

1

【特許請求の範囲】

【請求項1】エミッタが、1次巻線と2次巻線とを有する変流器の2次巻線の一端に接続され、コレクタが直流電源の正極に接続され、コレクタとベースとの間に第1の抵抗が接続されたNPN形バイポーラトランジスタと、

前記NPN形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続されて、前記NPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、エミッタが前記変流器の2次巻線の一端に接続され、コレクタが前記直流電源の負極に接続され、コレクタとベースとの間に第2の抵抗が接続されたPNP形バイポーラトランジスタと、

前記PNP形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続されて、前記PNP形バイポーラトランジスタのエミッタ-ベース間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、前記第1の電圧降下素子と前記第2の電圧降下素子との接続点に一端が接続された電流供給用コンデンサと、を備え、

前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成された、ことを特徴とする増幅回路。

【請求項2】前記NPN形バイポーラトランジスタのエミッタと前記PNP形バイポーラトランジスタのエミッタとの接続点に一端が接続された利得補正用コンデンサをさらに備え、

前記変流器の1次巻線に流れる電流を増幅し、増幅した電流が、前記電流供給用コンデンサと利得補正用コンデンサとのインピーダンスの比に応じた比率で、前記電流供給用コンデンサと利得補正用コンデンサとからそれぞれ出力されるように構成された、

ことを特徴とする請求項1に記載の増幅回路。

【請求項3】エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続され、コレクタとベースとの間に第1の抵抗が接続されたPNP形バイポーラトランジスタと、

前記PNP形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記PNP形バイポーラトランジスタのエミッタ-ベース間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、

エミッタが前記変流器の第2の2次巻線の一端に接続され、コレクタが前記PNP形バイポーラトランジスタのコレクタに接続され、コレクタとベースとの間に第2の抵抗が接続されたNPN形バイポーラトランジスタと、前記NPN形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の他端との間に接続されて、前記NPN形バイポーラトランジスタのベース-エミッタ間

2

電圧に相当する電圧降下を発生させる第2の電圧降下素子と、

前記PNP形バイポーラトランジスタのコレクタと前記NPN形バイポーラトランジスタのコレクタとの接続点に一端が接続された電流供給用コンデンサと、を備え、前記変流器の第1の2次巻線の他端に直流電源の正極が接続され、第2の2次巻線の他端に前記直流電源の負極が接続されて、

前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成された、ことを特徴とする増幅回路。

【請求項4】エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続され、コレクタが直流電源の正極に接続され、コレクタとベースとの間に第1の抵抗が接続された第1のNPN形バイポーラトランジスタと、

前記第1のNPN形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記第1のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、

エミッタが前記変流器の第2の2次巻線の一端に接続され、コレクタが前記変流器の第1の2次巻線の他端に接続され、コレクタとベースとの間に第2の抵抗が接続された第2のNPN形バイポーラトランジスタと、

前記第2のNPN形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の他端との間に接続されて、前記第2のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、

前記変流器の第1の2次巻線の他端と前記第2のNPN形バイポーラトランジスタのコレクタとの接続点に一端が接続された電流供給用コンデンサと、

を備え、

前記変流器の第2の2次巻線の他端に前記直流電源の負極が接続されて、

前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成された、

ことを特徴とする増幅回路。

【請求項5】エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続された第1のNPN形バイポーラトランジスタと、直流電源の正極と前記第1のNPN形バイポーラトランジスタのベースとの間に直列接続された第1の抵抗及び第2の抵抗と、

ドレイン及びソースのうちのいずれかの一端が前記直流電源の正極と前記第1の抵抗の一端とに、ドレイン及びソースのうちの他端が前記第1のNPN型バイポーラトランジスタのコレクタに接続され、ゲートが前記第1の

(3)

特開2003-250270

3

抵抗と第2の抵抗との接続点に接続された第1の電界効果トランジスタと、  
 前記第1のNPN形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記第1のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、  
 エミッタが前記変流器の第2の2次巻線の一端に接続された第2のNPN形バイポーラトランジスタと、  
 前記変流器の第1の2次巻線の他端と前記第2のNPN形バイポーラトランジスタのベースとの間に直列接続された第3の抵抗及び第4の抵抗と、  
 ドレイン及びソースのうちのいずれかの一端が前記変流器の第1の2次巻線の他端に、ドレイン及びソースのうちの他端が前記第2のNPN形バイポーラトランジスタのコレクタに接続され、ゲートが前記第3の抵抗と第4の抵抗との接続点に接続された第2の電界効果トランジスタと、  
 前記第2のNPN形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の他端との間に接続されて、前記第2のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、  
 前記変流器の第1の2次巻線の他端と前記第2の電界効果トランジスタの一端との接続点に一端が接続された電流供給用コンデンサと、  
 を備え、  
 前記変流器の第2の2次巻線の他端に前記直流電源の負極が接続されて、  
 前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成された、  
 ことを特徴とする増幅回路。  
 【請求項6】エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続され、コレクタが前記変流器の第2の2次巻線の一端に接続され、コレクタとベースとの間に第1の抵抗が接続された第1のPNP形バイポーラトランジスタと、  
 前記第1のPNP形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記第1のPNP形バイポーラトランジスタのエミッター-ベース間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、  
 エミッタが前記変流器の第2の2次巻線の他端に接続され、コレクタが直流電源の負極に接続され、コレクタとベースとの間に第2の抵抗が接続された第2のPNP形バイポーラトランジスタと、  
 前記第2のPNP形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の一端との間に接続されて、前記第2のPNP形バイポーラトランジスタのエミ

4

ッター-ベース間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、  
 前記第1のPNP形バイポーラトランジスタのコレクタと前記変流器の第2の2次巻線の一端との接続点に一端が接続された電流供給用コンデンサと、  
 を備え、  
 前記変流器の第1の2次巻線の他端に前記直流電源の正極が接続されて、  
 前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成された、ことを特徴とする増幅回路。  
 【請求項7】前記第1及び第2の電圧降下素子にそれぞれ、並列にコンデンサが接続された、  
 ことを特徴とする請求項1乃至6のいずれか1項に記載の増幅回路。  
 【請求項8】エミッタが、1次巻線と2次巻線とを有する変流器の2次巻線の一端に接続され、コレクタが直流電源の正極に接続され、コレクタとベースとの間に第1の抵抗が接続されたNPN形バイポーラトランジスタと、  
 エミッタが前記NPN形バイポーラトランジスタのエミッタに接続され、コレクタが前記直流電源の負極に接続され、コレクタとベースとの間に第2の抵抗が接続されたPNP形バイポーラトランジスタと、  
 前記NPN形バイポーラトランジスタのベースと前記PNP形バイポーラトランジスタのベースとの間に直列に接続されて、前記NPN形バイポーラトランジスタのベース-エミッタ間電圧と前記PNP形バイポーラトランジスタのエミッター-ベース間電圧とに相当する電圧降下を発生させる第1、第2の電圧降下素子と、  
 前記NPN形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続された第1のコンデンサと、  
 前記PNP形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続された第2のコンデンサと、  
 前記変流器の2次巻線の他端に一端が接続された電流供給用コンデンサと、を備え、  
 前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成された、  
 ことを特徴とする増幅回路。  
 【請求項9】前記NPN形バイポーラトランジスタのエミッタと前記PNP形バイポーラトランジスタのエミッタとの接続点に一端が接続された利得補正用コンデンサをさらに備え、  
 前記変流器の1次巻線に流れる電流を増幅し、増幅した電流が、前記電流供給用コンデンサと利得補正用コンデンサとのインピーダンスの比に応じた比率で、前記電流供給用コンデンサと利得補正用コンデンサとからそれぞれ



(4)

特開2003-250270

5

れ出力されるように構成された、  
 ことを特徴とする請求項8に記載の増幅回路。  
 【請求項10】前記第1、第2の高圧降下素子は、ダイ  
 オードによって構成された、  
 ことを特徴とする請求項1乃至9のいずれか1項に記載  
 の増幅回路。  
 【請求項11】前記高圧降下素子とバイポーラトランジ  
 スタとが互いに近傍に配置された、  
 ことを特徴とする請求項1乃至10のいずれか1項に記  
 載の増幅回路。  
 【請求項12】前記高圧降下素子と前記バイポーラト  
 ランジスタとが半導体の同一基板上に形成された、  
 ことを特徴とする請求項11に記載の増幅回路。  
 【請求項13】1次巻線と2次巻線とを有する変流器の  
 2次巻線に接続される増幅回路であって、  
 電流路と制御端とを備え、前記電流路の一端に前記変流  
 器の2次巻線の一端が接続され、該2次巻線の一端と前  
 記制御端との間の電圧に基づいて、前記変流器の2次巻  
 線に流れる電流の量を制御する制御手段と、  
 前記変流器の2次巻線の一端と他端との間の電圧が零と  
 なるように前記2次巻線の他端の電圧を調整する電圧調  
 整手段と、を備え、  
 前記変流器の1次巻線に流れる電流を増幅して、増幅し  
 た電流が、インピーダンス素子を介して外部に出力され  
 るように構成された、  
 ことを特徴とする増幅回路。  
 【請求項14】前記制御手段は、前記電流路の一端がエ  
 ミッタであり、他端がコレクタであり、前記制御端がベ  
 ースであって、前記エミッタに前記変流器の2次巻線  
 の一端が接続され、前記2次巻線の一端と前記ベースと  
 間の電圧に基づいて、前記変流器の2次巻線に流れる電  
 流の量を制御するトランジスタによって構成されたもの  
 である、  
 ことを特徴とする請求項13に記載の増幅回路。  
 【請求項15】前記電圧調整手段は、前記変流器の2次  
 巻線の他端と前記制御手段の制御端との間に接続された  
 ダイオードによって構成されたものである、  
 ことを特徴とする請求項13又は14に記載の増幅回  
 路。  
 【請求項16】所定の電源からの電力供給用の一対の電  
 源線に伝播するノイズを低減するノイズ低減装置であ  
 って、  
 前記一対の電源線を1次巻線として、前記一対の電源線  
 から接地線に漏れる漏れ電流を検出する変流器と、  
 前記変流器の1次巻線に流れる電流を増幅し、増幅した  
 電流を、前記変流器よりも電源側で、接地線に、前記漏  
 れ電流を相殺する方向に供給するように構成された請求  
 項1乃至15のいずれか1項に記載の増幅回路と、を備  
 えた、  
 ことを特徴とするノイズ低減装置。

6

【請求項17】前記増幅回路は、前記接地線に供給する  
 電流の電流値が前記変流器が検出した漏れ電流の電流値  
 となるように前記変流器の1次巻線に流れる電流を増幅  
 するものである、  
 ことを特徴とする請求項16に記載のノイズ低減装置。  
 【請求項18】電源からの供給された電力を、所定の電  
 圧の電力に変換して負荷に供給する変換部と、  
 前記電源から前記変換部への電力供給用の一対の電源線  
 に伝播するノイズを低減する請求項16又は17に記載  
 のノイズ低減装置と、を備えた、  
 ことを特徴とする電力変換装置。  
 【発明の詳細な説明】  
 【0001】  
 【発明の属する技術分野】本発明は、増幅回路、ノイズ  
 低減装置及び電力変換装置に関し、特に小型化を可能と  
 する技術に関する。  
 【0002】  
 【従来の技術】モータに電力を供給するインバータ、コン  
 ピュータに電圧を供給するスイッチングレギュレータ  
 等の電力変換装置は、所定の電源から供給された電力  
 を、所定の電圧の電力に変換して負荷に供給する。  
 【0003】かかる電力変換装置では、スイッチング素  
 子をオン、オフすることにより電力変換を行うため、ス  
 イッチング素子のスイッチングによるスイッチングノイ  
 ズが発生する。このスイッチングノイズの周波数は、非  
 常に高いため、広帯域で減衰特性の大きなノイズフィル  
 タが要求される。また、回路内には、対地間の浮遊容量  
 を含む静電容量が存在し、この静電容量を介して、ス  
 イッチング素子のスイッチングによるノイズが高周波の漏  
 れ電流となって接地ラインに流れる。この漏れ電流が接  
 地ラインに流れると、電力変換装置のフレーム（筐体）  
 の電圧レベルが変動する。  
 【0004】特に、前述のインバータを介して電力容量  
 の大きなモータが電力変換装置に接続されている場合、  
 対地間の浮遊容量は大きくなり、それだけ、漏れ電流も  
 大きくなる。この漏れ電流が大きいと、漏電ブレーカを  
 遮断させたり、周辺の電子機器に妨害を与えたりするこ  
 とになる。  
 【0005】このようなノイズを低減するため、漏れ電  
 流を相殺する方向に接地ラインに補償電流を供給する。  
 【0006】この方法を図12に基づいて説明する。  
 尚、この図12において、コンデンサC51、C52  
 は、それぞれ、負荷の静電容量、コモンモードノイズ用  
 のコンデンサに相当し、ダイオードD51は整流回路に  
 相当し、スイッチSWはスイッチング素子に相当するも  
 のである。  
 【0007】また、漏れ電流Is1、Is2は、それぞれ、  
 スwitch SWのスイッチングにより交流電源50から流  
 入する漏れ電流、電力変換装置内で伝播する漏れ電流を  
 示す。

(5)

特開2003-250270

7

【0008】ノイズを低減する方法としては、2つの方法が考えられる。第1の方法は、図12(a)に示すように、漏れ電流 $I_{s1}$ を検出し、その検出電流を増幅器AMPで増幅し、この増幅した補償電流 $I_r$ を、漏れ電流 $I_{s1}$ を相殺する方向に、コンデンサC52を介して接地ラインに供給する方法である。

【0009】この方法によれば、零相変流器51を補償電流 $I_r$ の注入点aよりも交流電源50側に配置して漏れ電流 $I_{s1}$ を検出する。第1の方法では、次の式(1)が成り立つようになる。

$$[数1] A1 \times (I_{s1} - I_r) - I_{s1} = 0 \dots (1)$$

但し、A1: 第1の方法を用いた場合の増幅器AMPの増幅率

$I_{s1}$ : 漏れ電流 $I_{s1}$ の電流値

$I_r$ : 補償電流 $I_r$ の電流値

従って、補償電流 $I_r$ の電流値 $I_r$ は、次式(2)によって表される。

$$[数2] I_r = (1 - 1/A1) \times I_{s1} \dots (2)$$

【0010】第2の方法は、図12(b)に示すように、漏れ電流 $I_{s2}$ を検出し、その検出電流に基づいて補償電流 $I_r$ を第1の方法と同じように接地ラインに供給する方法である。

【0011】この方法によれば、零相変流器51を補償電流 $I_r$ の注入点aよりもスイッチSW側に配置して漏れ電流 $I_{s2}$ を検出する。第2の方法を用いた場合、次の式(3)が成り立つようになる。

$$[数3] I_{s1} - A2 \times I_r = 0 \dots (3)$$

但し、A2: 第2の方法を用いた場合の増幅器AMPの増幅率

従って、補償電流 $I_r$ の電流値 $I_r$ は、次式(4)によって表される。

$$[数4] I_r = (1/A2) \times I_{s1} \dots (4)$$

【0012】この式(4)が示すように、第2の方法を用いて、漏れ電流 $I_{s1}$ を補償電流 $I_r$ で相殺するためには、増幅器AMPの増幅率A2を正確に1にしなくてはならない。従来の電力変換装置では、この増幅器AMPの増幅率A2を正確に1にすることが困難であるため、一般的には、第1の方法が用いられる(特開平9-266677号公報等参照)。

【0013】

【発明が解決しようとする課題】しかし、第1の方法を用いると、式(2)に示すように、漏れ電流 $I_{s1}$ を補償電流 $I_r$ で相殺するためには、増幅器AMPの増幅率A1を大きくしなければならない。

【0014】このため、位相補償を正確に行わなければならない。増幅器AMPが発振し易くなるといった不都合が生ずる。

【0015】一方、第2の方法を用いた場合、増幅器AMPの増幅率A2を大きくする必要はない。しかし、第2の方法を用いた場合、前述のように増幅率A2を正確

8

に1にしなくてはならない。

【0016】また、増幅器AMPを動作させるためには、零相変流器51の2次巻線に、増幅器AMP内に備えられたトランジスタのエミッターベース間電圧を発生させる必要があり、2次巻線の巻数の増大を招く。特に、この第2の方法を用いた場合、零相変流器51の1次巻線と2次巻線との巻数比を1対1にしなければならず、巻数も増える。また、電源線には、大きな電流が流れるため、1次巻線の線径も太くなる。このため、零相変流器51が大型化してしまう。

【0017】本発明は、このような従来の問題点に鑑みてなされたもので、小型化を可能とする増幅回路、ノイズ低減装置及び電力変換装置を提供することを目的とする。

【0018】

【課題を解決するための手段】この目的を達成するため、本発明の第1の観点に係る増幅回路は、エミッタが、1次巻線と2次巻線とを有する変流器の2次巻線の一端に接続され、コレクタが直流電源の正極に接続され、コレクタとベースとの間に第1の抵抗が接続されたNPN形バイポーラトランジスタと、前記NPN形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続されて、前記NPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、エミッタが前記変流器の2次巻線の一端に接続され、コレクタが前記直流電源の負極に接続され、コレクタとベースとの間に第2の抵抗が接続されたPNP形バイポーラトランジスタと、前記PNP形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続されて、前記PNP形バイポーラトランジスタのエミッターベース間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、前記第1の電圧降下素子と前記第2の電圧降下素子との接続点に一端が接続された電流供給用コンデンサと、を備え、前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成されたものである。

【0019】前記NPN形バイポーラトランジスタのエミッタと前記PNP形バイポーラトランジスタのエミッタとの接続点に一端が接続された利得補正用コンデンサをさらに備え、前記変流器の1次巻線に流れる電流を増幅し、増幅した電流が、前記電流供給用コンデンサと利得補正用コンデンサとのインピーダンスの比に応じた比率で、前記電流供給用コンデンサと利得補正用コンデンサとからそれぞれ出力されるように構成されたものである。

【0020】本発明の第2の観点に係る増幅回路は、エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続され、コレクタとベースとの間に第1の抵抗が接続されたPNP形バイポ

特開2003-250270

10

(6)

9

ラトランジスタと、前記PNP形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記PNP形バイポーラトランジスタのエミッターベース間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、エミッタが前記変流器の第2の2次巻線の一端に接続され、コレクタが前記PNP形バイポーラトランジスタのコレクタに接続され、コレクタとベースとの間に第2の抵抗が接続されたNPN形バイポーラトランジスタと、前記NPN形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の他端との間に接続されて、前記NPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、前記PNP形バイポーラトランジスタのコレクタとの接続点に一端が接続された電流供給用コンデンサと、を備え、前記変流器の第1の2次巻線の他端に直流電源の正極が接続され、第2の2次巻線の他端に前記直流電源の負極が接続されて、前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成されたものである。

【0021】本発明の第3の観点に係る増幅回路は、エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続され、コレクタが直流電源の正極に接続され、コレクタとベースとの間に第1の抵抗が接続された第1のNPN形バイポーラトランジスタと、前記第1のNPN形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記第1のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、エミッタが前記変流器の第2の2次巻線の一端に接続され、コレクタが前記変流器の第1の2次巻線の他端に接続され、コレクタとベースとの間に第2の抵抗が接続された第2のNPN形バイポーラトランジスタと、前記第2のNPN形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の他端との間に接続されて、前記第2のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、前記変流器の第1の2次巻線の他端と前記第2のNPN形バイポーラトランジスタのコレクタとの接続点に一端が接続された電流供給用コンデンサと、を備え、前記変流器の第2の2次巻線の他端に前記直流電源の負極が接続されて、前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成されたものである。

【0022】本発明の第4の観点に係る増幅回路は、エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続された第1のNPN形バイポーラトランジスタと、直流電源の正極と前記

第1のNPN形バイポーラトランジスタのベースとの間に直列接続された第1の抵抗及び第2の抵抗と、ドレイン及びソースのうちのいずれかの一端が前記直流電源の正極と前記第1の抵抗の一端とに、ドレイン及びソースのうちの他端が前記第1のNPN形バイポーラトランジスタのコレクタに接続され、ゲートが前記第1の抵抗と第2の抵抗との接続点に接続された第1の電界効果トランジスタと、前記第1のNPN形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記第1のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、エミッタが前記変流器の第2の2次巻線の一端に接続された第2のNPN形バイポーラトランジスタと、前記変流器の第1の2次巻線の他端と前記第2のNPN形バイポーラトランジスタのベースとの間に直列接続された第3の抵抗及び第4の抵抗と、ドレイン及びソースのうちのいずれかの一端が前記変流器の第1の2次巻線の他端に、ドレイン及びソースのうちの他端が前記第2のNPN形バイポーラトランジスタのコレクタに接続され、ゲートが前記第3の抵抗と第4の抵抗との接続点に接続された第2の電界効果トランジスタと、前記第2のNPN形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の他端との間に接続されて、前記第2のNPN形バイポーラトランジスタのベース-エミッタ間電圧に相当する電圧降下を発生させる第2の電圧降下素子と、前記変流器の第1の2次巻線の他端と前記第2の電界効果トランジスタの一端との接続点に一端が接続された電流供給用コンデンサと、を備え、前記変流器の第2の2次巻線の他端に前記直流電源の負極が接続されて、前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成されたものである。

【0023】本発明の第5の観点に係る増幅回路は、エミッタが、1次巻線と第1、第2の2次巻線とを有する変流器の第1の2次巻線の一端に接続され、コレクタが前記変流器の第2の2次巻線の一端に接続され、コレクタとベースとの間に第1の抵抗が接続された第1のPNP形バイポーラトランジスタと、前記第1のPNP形バイポーラトランジスタのベースと前記変流器の第1の2次巻線の他端との間に接続されて、前記第1のPNP形バイポーラトランジスタのエミッターベース間電圧に相当する電圧降下を発生させる第1の電圧降下素子と、エミッタが前記変流器の第2の2次巻線の他端に接続され、コレクタが直流電源の負極に接続され、コレクタとベースとの間に第2の抵抗が接続された第2のPNP形バイポーラトランジスタと、前記第2のPNP形バイポーラトランジスタのベースと前記変流器の第2の2次巻線の一端との間に接続されて、前記第2のPNP形バイポーラトランジスタのエミッターベース間電圧に相当す

(7)

特開2003-250270

11

る電圧降下を発生させる第2の電圧降下素子と、前記第1のPNP形バイポーラトランジスタのコレクタと前記変流器の第2の2次巻線の一端との接続点に一端が接続された電流供給用コンデンサと、を備え、前記変流器の第1の2次巻線の他端に前記直流電源の正極が接続されて、前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成されたものである。

【0024】前記第1及び第2の電圧降下素子にそれぞれ、並列にコンデンサが接続されたものであってもよい。

【0025】本発明の第6の観点に係る増幅回路は、エミッタが、1次巻線と2次巻線とを有する変流器の2次巻線の一端に接続され、コレクタが直流電源の正極に接続され、コレクタとベースとの間に第1の抵抗が接続されたNPN形バイポーラトランジスタと、エミッタが前記NPN形バイポーラトランジスタのエミッタに接続され、コレクタが前記直流電源の負極に接続され、コレクタとベースとの間に第2の抵抗が接続されたPNP形バイポーラトランジスタと、前記NPN形バイポーラトランジスタのベースと前記PNP形バイポーラトランジスタのベースとの間に直列に接続されて、前記NPN形バイポーラトランジスタのベース-エミッタ間電圧と前記PNP形バイポーラトランジスタのエミッタ-ベース間電圧とに相当する電圧降下を発生させる第1、第2の電圧降下素子と、前記NPN形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続された第1のコンデンサと、前記PNP形バイポーラトランジスタのベースと前記変流器の2次巻線の他端との間に接続された第2のコンデンサと、前記変流器の2次巻線の他端に一端が接続された電流供給用コンデンサと、を備え、前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、前記電流供給用コンデンサを介して出力されるように構成されたものである。

【0026】前記NPN形バイポーラトランジスタのエミッタと前記PNP形バイポーラトランジスタのエミッタとの接続点に一端が接続された利得補正用コンデンサをさらに備え、前記変流器の1次巻線に流れる電流を増幅し、増幅した電流が、前記電流供給用コンデンサと利得補正用コンデンサとのインピーダンスの比に応じた比率で、前記電流供給用コンデンサと利得補正用コンデンサとからそれぞれ出力されるように構成されたものであってもよい。

【0027】前記第1、第2の電圧降下素子は、ダイオードによって構成されてもよい。

【0028】前記電圧降下素子とバイポーラトランジスタとが互いに近傍に配置されるようにしてもよい。

【0029】前記電圧降下素子と前記バイポーラトランジスタとが半導体の同一基板上に形成されるようにしてもよい。

12

【0030】本発明の第7の観点に係る増幅回路は、1次巻線と2次巻線とを有する変流器の2次巻線に接続される増幅回路であって、電流路と制御端とを備え、前記電流路の一端に前記変流器の2次巻線の一端が接続され、該2次巻線の一端と前記制御端との間の電圧に基づいて、前記変流器の2次巻線に流れる電流の量を制御する制御手段と、前記変流器の2次巻線の一端と他端との間の電圧が零となるように前記2次巻線の他端の電圧を調整する電圧調整手段と、を備え、前記変流器の1次巻線に流れる電流を増幅して、増幅した電流が、インピーダンス素子を介して外部に出力されるように構成されたものである。

【0031】前記制御手段は、前記電流路の一端がエミッタであり、他端がコレクタであり、前記制御端がベースであって、前記エミッタに前記変流器の2次巻線の一端が接続され、前記2次巻線の一端と前記ベースとの間の電圧に基づいて、前記変流器の2次巻線に流れる電流の量を制御するトランジスタによって構成されたものであってもよい。

【0032】前記電圧調整手段は、前記変流器の2次巻線の他端と前記制御手段の制御端との間に接続されたダイオードによって構成されたものであってもよい。

【0033】本発明の第8の観点に係るノイズ低減装置は、所定の電源からの電力供給用の一対の電源線に伝播するノイズを低減するノイズ低減装置であって、前記一対の電源線を1次巻線として、前記一対の電源線から接地線に漏れる漏れ電流を検出する変流器と、前記変流器の1次巻線に流れる電流を増幅し、増幅した電流を、前記変流器よりも電源側で、接地線に、前記漏れ電流を相殺する方向に供給するように構成された増幅回路と、を備えたものである。

【0034】前記増幅回路は、前記接地線に供給する電流の電流値が前記変流器が検出した漏れ電流の電流値となるように前記変流器の1次巻線に流れる電流を増幅するものであってもよい。

【0035】本発明の第9の観点に係る電力変換装置は、電源からの供給された電力を、所定の電圧の電力に変換して負荷に供給する変換部と、前記電源から前記変換部への電力供給用の一対の電源線に伝播するノイズを低減するノイズ低減装置と、を備えたものである。

【0036】

【発明の実施の形態】以下、本発明の実施の形態に係る電力変換装置を図面を参照して説明する。本実施の形態に係る電力変換装置の構成を図1に示す。本実施の形態に係る電力変換装置は、ノイズフィルタ部1と、整流平滑回路部2と、電力変換回路部3と、ノイズ低減回路部4と、を備えて構成されている。

【0037】ノイズフィルタ部1は、コンデンサC1、C2、C3と、チョークコイルL1と、を備えている。

50 コンデンサC1、C2は、ノーマルモードノイズを低減

(8)

特開2003-250270

13

させるアクロスザラインコンデンサであり、交流電源5の一方の電源線であるラインE1とE2との間に接続されている。コンデンサC3は、コモンモードノイズを低減させるためのコンデンサであり、ラインE2と接地ラインとの間に接続されている。

【0038】チョークコイルL1は、コモンモードノイズを低減させるコモンモードチョークコイルであり、それぞれ、巻き方向を同じにして交流電源5のラインE1、E2に直列に接続されている。

【0039】整流平滑回路部2は、整流回路11と、コンデンサC4と、からなる。整流回路11は、交流電源5から供給された交流電圧を整流するものであり、ラインE1とラインE2とに接続されている。この整流回路11は、例えば、4つのダイオードからなるブリッジ整流回路によって構成されている。

【0040】コンデンサC4は、整流回路11から出力された整流電圧の脈流を平滑化するためのコンデンサであり、整流回路11の出力端に接続されている。

【0041】電力変換回路部3は、所定の直流電力を所定の電圧の直流電力に変換し、直流電圧を負荷R0に供給するものであり、トランスTと、スイッチング素子Q1と、ダイオードD1、D2と、チョークコイルL2と、コンデンサC5と、を備え、フォワードコンバータを構成している。

【0042】トランスTは、1次側の電力を2次側へ伝達するためのものであり、1次巻線n1と2次巻線n2とを備えている。1次巻線n1は、スイッチング電流によって電圧を発生させ、トランスTに励磁エネルギーを生成するための巻線であり、2次巻線n2は、1次巻線n1で生成された励磁エネルギーで電圧を発生させるための巻線である。1次巻線n1の一端P11は、コンデンサC4の正極(+)側の端子に接続されている。

【0043】スイッチング素子Q1は、信号S1が供給されて、トランスTの1次巻線n1に流れる電流をスイッチングしてトランスTの1次巻線n1に電圧を誘起させるための素子であり、トランスTの1次巻線n1の他端P12とコンデンサC4の負極(-)側の端子との間に接続されている。図示しない制御部は、このスイッチング素子Q1にパルス状の信号S1を供給し、固定発振に基づいてPWM制御を行うことにより、出力電圧を安定化させる。

【0044】ダイオードD1は、スイッチング素子Q1のオン期間で2次巻線n2に発生した電圧から電流を整流するためのダイオードであり、そのアノードは、2次巻線n2の一端P21に接続されている。

【0045】ダイオードD2は、スイッチング素子Q1のオン期間にチョークコイルL2に蓄積された励磁エネルギーに従って流れる電流をオフ期間にコンデンサC5の正極(+)側に環流するためのダイオードであり、そのアノードは2次巻線n2の他端P22に接続され、その

14

カソードは、ダイオードD1のカソードに接続されている。

【0046】チョークコイルL2は、コンデンサC5へと流れる電流を平滑化するためのものであり、ダイオードD1、D2のカソードとコンデンサC5の正極(+)側の端子との間に接続されている。

【0047】コンデンサC5は、チョークコイルL2を通過した電流を平滑化して直流電圧を生成するためのものであり、チョークコイルL2を介してダイオードD2と並列に接続されている。このチョークコイルL2とコンデンサC5とで低周波LCフィルタを構成している。電力変換回路部3は、生成した直流電圧を負荷R0に供給する。尚、容量C6は、直流電圧の負極(-)ラインと接地ラインとの間に存在する浮遊容量を示す。

【0048】ノイズ低減回路部4は、ノイズを低減するための回路部であり、零相変流器21と、増幅回路22と、定電圧回路23と、を備えて構成されている。

【0049】尚、本実施の形態に係る電力変換装置は、零相変流器21を循環電流の注入点よりも電力変換回路部3側に配置し、電力変換装置内を伝播する漏れ電流を検出し、その検出電流に基づいて循環電流I<sub>r</sub>を接地ラインに供給する方法を用いる。

【0050】零相変流器21は、漏れ電流を検出するものであり、その等価回路を図2(a)に示す。図2(a)に示す1次巻線n11は、一方の電源線、すなわち、ラインE1とE2との巻線を表したものである。

尚、本実施の形態では、1次巻線n11と2次巻線n21との巻数比は1に設定される。

【0051】零相変流器21の2次巻線の端子P3、P4は、それぞれ、トランジスタQ11、Q12のエミッタおよびダイオードを介してベースに接続される。

【0052】漏れ電流がラインE1、E2に流れると、ラインE1、E2間に電流の不均衡が生じ、電流の差が生じる。零相変流器21は、この電流の差を検出することにより漏れ電流を検出する。

【0053】漏れ電流によってラインE1、E2間で電流差が生ずる理由は、以下の通りである。もし、ノイズの発生がなく、浮遊容量も存在しなければ、ラインE1、ラインE2には、それぞれ、電流値が等しく向きが逆向きの電流が流れる。ノイズが発生すると、このノイズは、ノイズの発生源に接続されたラインに重畳し、各ラインに伝播する。また、浮遊容量があると、この浮遊容量も、位置によってばらつきがある。このノイズの伝播と浮遊容量のばらつきにより、各ライン間で電流の不均衡が生ずる。また、コンデンサC2、C3があると、コンデンサC2、C3を介して接地ラインに漏れ電流が流れ、各ライン間での電流の不均衡は、ラインE1、E2に流れる電流の差となって現れてくる。

【0054】零相変流器21は、磁芯21aと2次巻線n21とを備える図2(b)に示す異相変流器21b

15

に、図2(c)に示すようにラインE1、E2を磁芯21aに巻き回して構成される。

【0055】零相変流器21の1次巻線n11には、ラインE1とE2とに流れる電流の差として1次電流I<sub>1</sub>が流れ、2次巻線n21には、1次電流I<sub>1</sub>に基づいて電流I<sub>2</sub>が誘起される。2次巻線n21の巻き方向は、この誘起電流I<sub>2</sub>が漏れ電流を相殺する方向に、接地ラインに流れるように設定される。

【0056】増幅回路22は、零相変流器21の2次巻線n21で発生した誘起電流I<sub>2</sub>を増幅するものであり、トランジスタQ11、Q12と、ダイオードD3、D4と、コンデンサC7、C8、C9と、抵抗R1、R2と、からなる。本実施の形態では、補償電流の電流値を漏れ電流の電流値と等しくするため、この増幅回路22は、増幅率が1となるように構成されている。

【0057】トランジスタQ11は、NPN形バイポーラトランジスタであり、そのエミッタは、零相変流器21の2次巻線の一端に接続され、そのコレクタは、定電圧回路23の正極に接続されている。トランジスタQ12は、PNP形バイポーラトランジスタであり、そのエミッタは、トランジスタQ11のエミッタに接続され、コレクタは定電圧回路23の負極(E2ライン)に接続されている。

【0058】ダイオードD3、D4は、それぞれ、トランジスタQ11、Q12のエミッターベース間に、エミッターベース間電圧に相当する電圧を発生させるためのダイオードであり、ダイオードD3のアノードは、トランジスタQ11のベースに接続され、カソードは、零相変流器21の2次巻線の他端に接続されている。またダイオードD4のカソードは、トランジスタQ12のベースに接続され、アノードは零相変流器21の2次巻線の他端に接続されている。

【0059】抵抗R1、R2は、電流を制限するための抵抗であり、抵抗R1は、ダイオードD3のアノードと定電圧回路23の正極との間に接続され、抵抗R2は、ダイオードD4のカソードと定電圧回路23の負極との間に接続されている。尚、増幅回路22の中性点を増幅回路22に印加される電圧の1/2に設定するため、抵抗R1、R2の抵抗値は等しくなるように設定される。

【0060】コンデンサC7、C8は、ノイズ成分を平滑化して、ノイズ成分の影響を抑制するためのコンデンサであり、それぞれ、ダイオードD3、D4と並列に接続されている。コンデンサC9は、補償電流を接地ラインに供給するためのコンデンサであり、ダイオードD3のカソードとダイオードD4のアノードとの接続点と、接地ラインと、の間に接続されている。

【0061】定電圧回路23は、増幅回路22に定電圧を供給する直流電源回路であり、ダイオードD5と、コンデンサC10、C11と、ツェナーダイオードDzと、抵抗R3、R4と、からなる。

(9)

特開2003-250270

16

【0062】ダイオードD5は、交流電源5から供給された交流電圧を整流するためのものであり、そのアノードはラインE1に接続されている。抵抗R3、R4は、電流制限抵抗であり、ダイオードD5のカソードに、直列に接続されている。

【0063】コンデンサC10、C11は、平滑コンデンサである。コンデンサC10は、抵抗R3、R4の接続点とラインE2との間に接続されている。コンデンサC11は、抵抗R4とラインE2との間に接続されている。

【0064】ツェナーダイオードDzは、コンデンサC11で平滑化された電圧をツェナー電圧でクランプすることにより、直流の定電圧を生成するためのダイオードであり、コンデンサC11の両端に接続されている。

【0065】次に第1の実施の形態に係る電力変換装置の動作を説明する。スイッチング素子Q1には、図3(a)に示すような信号S1が供給される。信号S1がハイレベルになると、スイッチング素子Q1はオンし、信号S1がローレベルになると、スイッチング素子Q1はオフする。時刻t0～t1がスイッチング素子Q1のオン期間であり、時刻t1～t2がスイッチング素子Q1のオフ期間である。

【0066】スイッチング素子Q1のオン期間では、図3(b)に示すように、スイッチング素子Q1に印加される電圧V<sub>q1</sub>は、ほぼ零となり、スイッチング素子Q1には、図3(c)に示すような電流I<sub>q1</sub>が流れる。

【0067】また、スイッチング素子Q1のオフ期間では、スイッチング素子Q1に印加される電圧V<sub>q1</sub>は、図3(b)に示すように、コンデンサC3の充電電圧よりも高くなり、スイッチング素子Q1に流れる電流I<sub>q1</sub>は、図3(c)に示すように、ほぼ零となる。

【0068】スイッチング素子Q1がオン、オフすることにより、トランスTの1次巻線n1に流れる電流がスイッチングされ、トランスTの1次巻線n1に電圧が発生し、この電圧に従って、2次巻線n2に電圧が発生する。

【0069】ダイオードD1は、スイッチング素子Q1のオン期間で2次巻線n2に発生した電圧に従って流れる電流を整流し、ダイオードD2は、スイッチング素子Q1のオフ期間に、チョークコイルL2に流れる電流をコンデンサC5の正極(+)側へ逆流する。ダイオードD1、D2を流れる電流は、チョークコイルL2とコンデンサC5とによって平滑化され、直流電圧が生成され、電力変換回路部3は、生成した直流電圧を負荷R0に供給する。

【0070】スイッチング素子Q1がスイッチングすることにより、電力変換装置の回路内の対地間のコンデンサC3を経由して接地ラインに、図3(d)に示すような漏れ電流I<sub>3</sub>が流れる。零相変流器21は、漏れ電流I<sub>3</sub>を、ラインE1、E2間に生じる電流の差として検

(10)

特開2003-250270

17

18

出する。

【0071】 零相変流器21の1次巻線n11に1次電流(ラインE1、E2の電流)が流れると、2次巻線n21に誘起電流が流れる。1次巻線n11と2次巻線n21との巻数比は1であるので、2次巻線n21に流れる誘起電流の電流値は、1次電流の電流値と同じ値になる。

【0072】 正の半サイクルにおいては、この誘起電流が分流してトランジスタQ11のベース電流として流れる。誘起電流が流れることによってトランジスタQ11のエミッタの電位は上昇する。また、誘起電流がトランジスタQ11のベースに流れることによってトランジスタQ11のベースの電位も上昇する。トランジスタQ11の増幅率が1よりも充分大きく、増幅回路22の増幅率が1となるので、漏れ電流Isと同じ電流値の電流が生成される。

【0073】 負の半サイクルにおいては、トランジスタQ12の回路が、トランジスタQ11の回路と同様に動作し、同じく漏れ電流Isと同じ電流値の電流が生成される。このトランジスタQ11の回路とトランジスタQ12の回路と組み合わせることにより、補償電流Irが生成される。

【0074】 そして、この補償電流Irを、漏れ電流Isとは逆向きにしてコンデンサC9を介して接地ラインに供給することにより、漏れ電流Isは、図3(f)に示すように小さくなる。これにより、コモンモードノイズを低減できる。

【0075】 次に増幅回路22の動作を図4に基づいて説明する。零相変流器21の1次巻線n11に、1次電流I1が流れると、2次巻線n21には、1次電流I1に基づいて電流I2が誘起される。2次巻線n21の巻き方向は、この誘起電流I2が漏れ電流を相殺する方向に、接地ラインに流れるように設定される。

【0076】 定電圧回路23から供給された電圧により、電流は、定電圧回路23の正極から、抵抗R1、ダイオードD3、D4、抵抗R2を通り、定電圧回路23の負極へと流れる。

【0077】 尚、ダイオードD3、D4に、それぞれ並列に接続されているコンデンサC7、C8が、周波数が高いノイズ成分のレベルを下げるため、電流を、損失なくトランジスタQ11、Q12のベースに供給することができる。

【0078】 電流が流れることにより、ダイオードD3、D4には、トランジスタQ11のベース-エミッタ間電圧に相当する電圧降下が発生する。この電圧は、トランジスタQ11のベース-エミッタ間に正方向に印加される。また、零相変流器21の出力電圧Vctは、以下の式(5)によって表される。

【数5】  $V_{ct} = V_{be} - V_d \cdots (5)$

但し、Vbe: トランジスタQ11のベース-エミッタ間

電圧

Vd: ダイオードD3の順方向電圧

この式(5)が示すように、電圧Vbeと電圧Vdは等しくなるため、2次巻線n21に出力電圧Vctを誘起させる必要がなくなり、電流のみが流れるようにすればよい。

【0079】 これにより、零相変流器21の1次巻線n11、2次巻線n21の巻数が低減され、また、磁芯21aのコア面積も低減される。また、ダイオードD3と並列に接続されたコンデンサC7により、ノイズ成分の周波数が高くて、トランジスタQ11のベースに損失なく、ベース電流が供給される。

【0080】 また、抵抗R1、R2の抵抗値が等しくなるように設定されているため、増幅回路22の中性点は増幅回路22に印加される電圧の1/2になり、トランジスタQ11、Q12の中性点電圧も安定する。また、制御範囲も拡大する。

【0081】 以上説明したように、本実施の形態によれば、トランジスタQ11、Q12のエミッタ-ベース間電圧に相当する電圧をダイオードD3、D4等で生成し、生成した電圧を、トランジスタQ11、Q12のエミッタ-ベース間電圧を打ち消す方向に加えるようにした。

【0082】 従って、零相変流器21の2次巻線n21に電圧を誘起させなくても、電流のみを流せばよいことになり、1次巻線n11、2次巻線n21の巻数を減らすことができる。また、磁芯21aのコア面積を低減することもでき、その結果、零相変流器21を小型化することができる。

【0083】 また、抵抗R1、R2により、増幅回路22の中性点を、増幅回路22に印加される電圧の1/2に設定することができる。このため、トランジスタQ11、Q12の中性点電圧も安定し、制御も安定し、制御範囲も拡大する。

【0084】 また、零相変流器21を含めた増幅回路22の増幅率を正確に1に設定することができ、零相変流器21を補償電流の注入点よりも電力変換回路部3側に配置し、装置内を伝播する漏れ電流を検出し、その検出電流に基づいて補償電流Irを接地ラインに供給することができる。このため、効率的に漏れ電流を低減することができるので、大きなノイズフィルタを必要とせず、装置を小型化することができる。また、増幅回路22の増幅率が小さいため、ノイズ低減を安定して行うことができる。

【0085】 尚、本発明を実施するにあたっては、種々の形態が考えられ、上記実施の形態に限られるものではない。例えば、増幅回路22の利得を補正するようにすることもできる。その構成を図5に示す。図5に示す増幅回路22において、トランジスタQ11のエミッタとトランジスタQ12のエミッタとの接続点にコンデンサへ

(11)

特開2003-250270

19

20

C12が接続されている。このコンデンサC12は、増幅回路22の利得を補正するためのものである。増幅回路22は、零相変流器21の1次巻線n11に流れる電流を増幅する。増幅した電流は、コンデンサC9とコンデンサC12とのインピーダンスの比に応じた比率でコンデンサC9とコンデンサC12とからそれぞれ出力される。コンデンサC9、C12のインピーダンスを、それぞれ、 $r1$ 、 $r2$ とすると、増幅回路22の利得は、 $(1+r1/r2)$ となる。従って、このコンデンサC9、C12のインピーダンスの比を調整することにより、増幅率を容易に調整することができ、零相変流器21を含めた全増幅率を正確に1にすることが可能となる。

【0086】また、零相変流器21に2つの2次巻線を設けることもできる。その構成を図6に示す。図6に示すように、零相変流器21に2次巻線n22を設け、増幅回路22に、PNP形バイポーラトランジスタQ13とNPN形バイポーラトランジスタQ14とを備える。1次巻線n11、2次巻線n21、n22の巻数は等しい。

【0087】零相変流器21の2次巻線n21の一端、2次巻線n22の一端は、定電圧回路23の正極、負極に、それぞれ接続される。増幅回路22では、トランジスタQ13のエミッタが2次巻線n21の他端に接続され、トランジスタQ14のエミッタが、2次巻線n22の他端に接続され、トランジスタQ13のコレクタとトランジスタQ14のコレクタとが接続される。

【0088】ダイオードD3のカソードはトランジスタQ13のベースに接続され、アノードは定電圧回路23の正極に接続される。抵抗R1は、ダイオードD3のカソード及びトランジスタQ13のベースと、トランジスタQ13のコレクタと、の間に接続される。コンデンサC7はダイオードD3と並列に接続される。

【0089】また、ダイオードD4のアノードは、トランジスタQ14のベースに接続され、カソードは、2次巻線n22の一端と定電圧回路23の負極に接続される。抵抗R2は、トランジスタQ14のコレクタと、トランジスタQ14のベース及びダイオードD4のアノードと、の間に接続される。コンデンサC8は、ダイオードD4と並列に接続される。コンデンサC9は、トランジスタQ13のコレクタとトランジスタQ14のコレクタとの接続点に接続される。増幅回路22がこのように構成されることにより、零相変流器21の2次巻線n21、n22が固定電位となるため、零相変流器21とトランジスタQ13、Q14との間の配線が長くなってもストレー容量の影響を軽減することができる。

【0090】また、2つのNPN形バイポーラトランジスタを組み合わせて増幅回路22を構成することもできる。その構成を図7に示す。図7に示す増幅回路22は、NPN形バイポーラトランジスタQ15、Q16を

備える。

【0091】定電圧回路23の正極、負極には、それぞれ、トランジスタQ15のコレクタ、2次巻線n22の一端が接続されている。トランジスタQ15のエミッタは零相変流器21の2次巻線n21の一端に接続され、トランジスタQ16のコレクタは、零相変流器21の2次巻線n21の他端に接続され、エミッタは、零相変流器21の2次巻線n22の他端に接続される。

【0092】ダイオードD3のアノードはトランジスタQ15のベースに接続され、カソードは2次巻線n21の他端に接続されている。抵抗R1は、定電圧回路23の正極及びトランジスタQ15のコレクタと、ダイオードD3のアノード及びトランジスタQ15のベースと、の間に接続されている。コンデンサC7は、ダイオードD3の両端に並列に接続される。

【0093】ダイオードD4のアノードはトランジスタQ16のベースに接続され、カソードは、定電圧回路23の負極と2次巻線n22の一端とに接続される。抵抗R2は、2次巻線n21の他端及びトランジスタQ16のコレクタと、ダイオードD4のアノード及びトランジスタQ16のベースと、の間に接続される。コンデンサC8は、ダイオードD4の両端に並列に接続される。コンデンサC9はトランジスタQ16のコレクタに接続される。増幅回路22がこのように構成されることにより、同一のNPN形バイポーラトランジスタを使用することができる。

【0094】また、図7に示す構成に、さらにFET（電界効果トランジスタ）を備えることにより、耐圧の高い増幅器を構成できる。その構成を図8に示す。図8に示す増幅回路22は、電界効果トランジスタとしてのFET11、FET12を備える。このFET11、FET12には、高耐圧のものを使用する。FET11の一端は、定電圧回路23の正極に接続され、他端は、トランジスタQ15のコレクタに接続される。

【0095】定電圧回路23の正極と、トランジスタQ15のベース及びダイオードD3のアノードと、の間には、抵抗R11とR12とが直列に接続され、FET11のゲートは、その接続点に接続される。

【0096】FET12の一端は、2次巻線n21の他端に接続され、他端は、トランジスタQ16のコレクタに接続されている。2次巻線n21の他端と、トランジスタQ16のベース及びダイオードD4のアノードと、の間には、抵抗R21とR22とが直列に接続され、FET12のゲートは、その接続点に接続される。

【0097】増幅回路22がこのように構成されることにより、トランジスタQ15、Q16に印加される電圧を高耐圧のFET11、FET12でカバーすることができ、トランジスタQ15、Q16が保護される。従って、トランジスタQ15、Q16に、増幅率が高い低耐圧のものを使用することができる。この場合、FET1



(12)

特開2003-250270

21

1. FET12のゲート電流は非常に少ないため、増幅率をほぼ1にすることができ、高電圧での使用を可能とする。

【0098】また、PNP形バイポーラトランジスタを対にして増幅回路22を構成することもできる。その構成を図9に示す。図9に示す増幅回路22は、2つのPNP形バイポーラトランジスタQ17、Q18を備える。

【0099】定電圧回路23の正極、負極には、それぞれ、零相変流器21の2次巻線n21の一端、トランジスタQ18のコレクタが接続される。トランジスタQ17のエミッタは、2次巻線n21の他端に接続され、コレクタは、2次巻線n22の一端に接続される。ダイオードD3のカソードは、トランジスタQ17のベースに接続され、アノードは、定電圧回路23の正極及び2次巻線n21の一端に接続される。抵抗R1は、ダイオードD3のカソード及びトランジスタQ17のベースと、2次巻線n22の一端及びトランジスタQ17のコレクタと、の間に接続される。コンデンサC7はダイオードD3の両端に並列に接続される。

【0100】トランジスタQ18のエミッタは、2次巻線n22の他端に接続される。ダイオードD4のカソードは、トランジスタQ18のベースに接続され、アノードは、2次巻線n22の一端に接続される。抵抗R2は、ダイオードD4のカソード及びトランジスタQ18のベースと、トランジスタQ18のコレクタと、の間に接続される。コンデンサC8は、ダイオードD4の両端に並列に接続される。

【0101】尚、トランジスタQ17のコレクタと零相変流器21の2次巻線n22の一端とは、コンデンサC9が接続される。

【0102】また、図4の回路構成を変形し、トランジスタのばらつきによる中性点変位を少なくすることもできる。その回路構成を図10に示す。図10に示す増幅回路22は、トランジスタQ11、Q12と、ダイオードD3、D4と、抵抗R1、R2と、コンデンサC7、C9と、を備えている。

【0103】トランジスタQ11のコレクタとベースとの間には、抵抗R1が接続され、トランジスタQ12のコレクタとベースとの間には、抵抗R2が接続される。トランジスタQ11のエミッタとトランジスタQ12のエミッタとは接続され、その接続点は零相変流器21の2次巻線n21の一端に接続される。

【0104】トランジスタQ11のベースと零相変流器21の他端との間には、コンデンサC7が接続され、トランジスタQ12のベースと零相変流器21の他端との間にコンデンサC8が接続される。

【0105】ダイオードD4のカソードはトランジスタQ12のベースに接続され、ダイオードD3のカソードは、ダイオードD4のアノードに接続され、ダイオード

22

D3のアノードはトランジスタQ11のベースに接続される。

【0106】コンデンサC9は零相変流器21の2次巻線n21の他端に接続される。増幅回路22は、零相変流器21の1次巻線n11に流れる電流を増幅して、増幅した電流を、零相変流器21の2次巻線n21の他端からコンデンサC9を介して出力する。

【0107】このようにダイオードD3、D4がトランジスタQ11のベースとトランジスタQ12のベースとの間に直列接続されることにより、トランジスタQ11、Q12のばらつきによる中性点変位を少なくすることができる。また、トランジスタQ11、Q12のベース-エミッタ間電圧は、直列に接続されたダイオードD3、D4により補正される。

【0108】即ち、トランジスタQ11、Q12の2つのエミッター-ベース間電圧は、以下ようになる。

【数6】 $V_{eb1} + V_{eb2} = 2V_d$

但し、 $V_{eb1}$ : トランジスタQ11のエミッター-ベース間電圧

$V_{eb2}$ : トランジスタQ12のエミッター-ベース間電圧  
従って、 $V_{eb} = V_d$ とするよりも条件を緩和することができる。通常、NPNトランジスタとPNPトランジスタとは、エミッター-ベース間電圧が僅かに異なるものの、増幅回路22がこのように構成されることにより、エミッター-ベース間電圧の相違を無視することができる。

【0109】この増幅回路22に、利得を補正するためのコンデンサC12を備えることもできる。その構成を図11に示す。増幅回路22は、図10に示す構成に加え、トランジスタQ11のエミッタとトランジスタQ12のエミッタとの接続点にコンデンサC12が接続される。図5に示す増幅回路22と同様に、このコンデンサC9、C12のインピーダンスの比を調整することにより、増幅率を容易に調整することができ、零相変流器21を含めた全増幅率を正確に1にすることが可能となる。

【0110】また、増幅回路22のトランジスタとダイオードとの温度が同一になるように、ダイオードとトランジスタとを近傍に配置することもできる。このようにすれば、トランジスタの温度変化により、ベース-エミッタ間電圧が変動しても、ダイオードも同じように変動するため、動作が安定する。

【0111】さらに、トランジスタとダイオードとを同一チップ内に構築することもでき、このようにすることにより、トランジスタの温度とダイオードの温度とを完全に一致させることができる。

【0112】また、本実施の形態では、トランジスタQ11～Q18を単体の素子として説明した。しかし、トランジスタQ11～Q18の代わりに、例えば、ダブリントン接続されたトランジスタ回路を用いることもでき

(13)

特開2003-250270

23

24

る。この場合、トランジスタ回路を構成するトランジスタの数に応じた数のダイオードを、ベースと2次巻線との間に接続する。

【0113】

【発明の効果】以上説明したように、本発明によれば、変流器の2次巻線に電圧を誘起させなくても、電流を流すことができるため、変流器の巻線の巻数を減らすことができ、変流器の磁芯のコア面積を低減することもでき、その結果、零相変流器を小型化することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る電力変換装置の構成を示す回路図である。

【図2】(a)は図1の零相変流器を示す回路図であり、(b)は普通形変流器の斜視図であり、(c)は零相変流器の斜視図である。

【図3】図1の電力変換装置の動作を示すタイミングチャートである。

【図4】図1のノイズ低減回路部の動作を説明するための説明図である。

【図5】ノイズ低減回路部の応用回路を示す回路図である。

10

【図6】同上ノイズ低減回路部の応用回路を示す回路図である。

【図7】同上ノイズ低減回路部の応用回路を示す回路図である。

【図8】同上ノイズ低減回路部の応用回路を示す回路図である。

【図9】同上ノイズ低減回路部の応用回路を示す回路図である。

【図10】同上ノイズ低減回路部の応用回路を示す回路図である。

【図11】同上ノイズ低減回路部の応用回路を示す回路図である。

【図12】ノイズ低減の原理を示す説明図である。

【符号の説明】

1 ノイズフィルタ部

3 電力変換回路部

4 ノイズ低減回路部

21 零相変流器

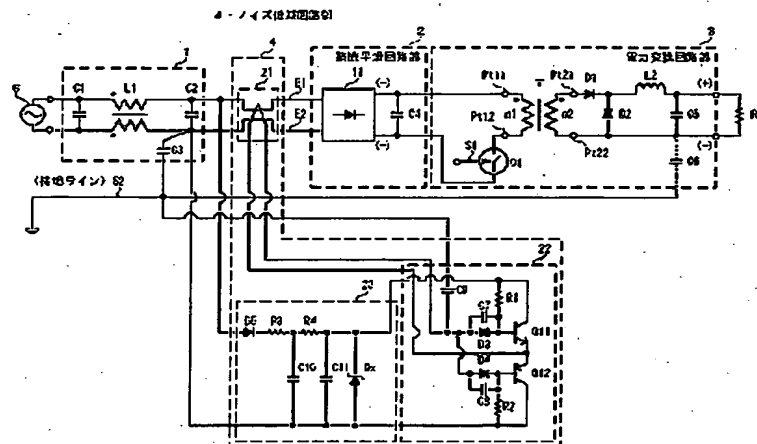
22 増幅回路

23 定電圧回路

20

\*

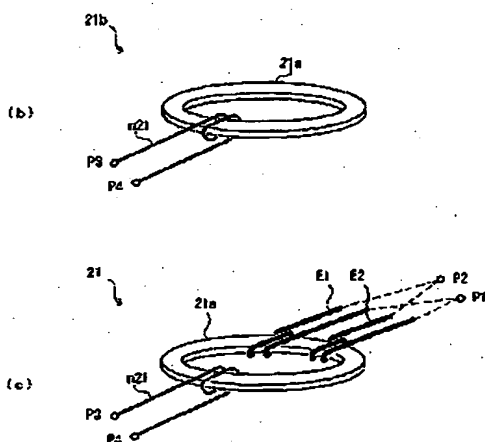
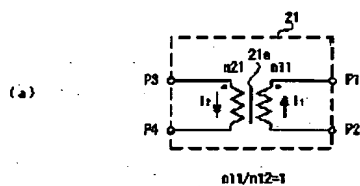
【図1】



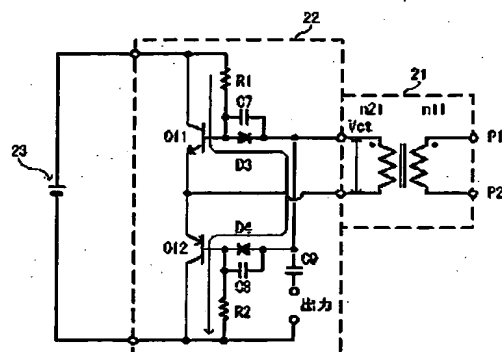
(14)

特開2003-250270

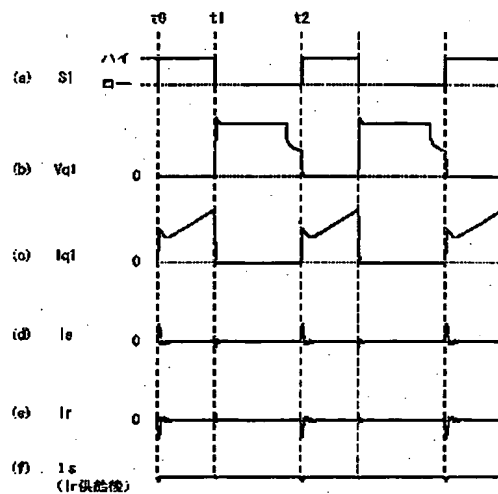
【図2】



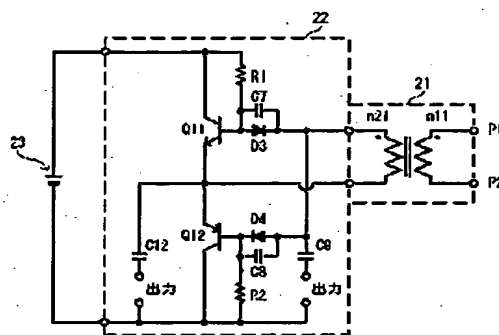
【図4】



【図3】



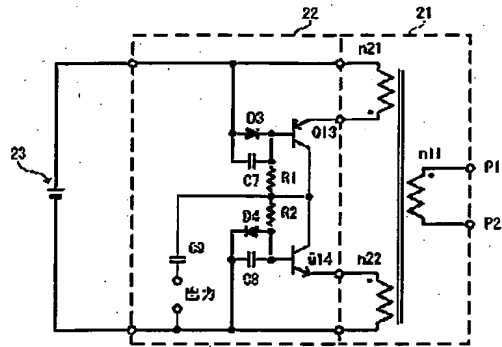
【図5】



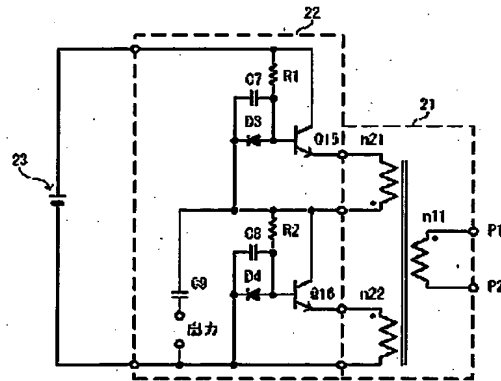
(15)

特開2003-250270

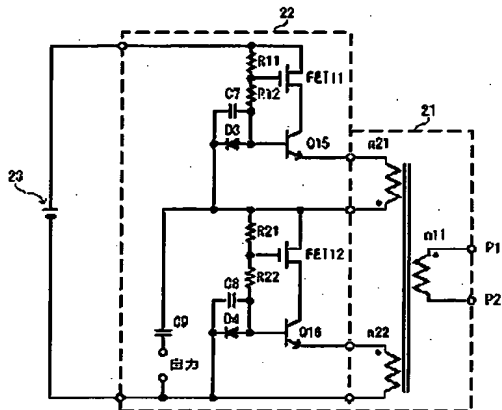
【図6】



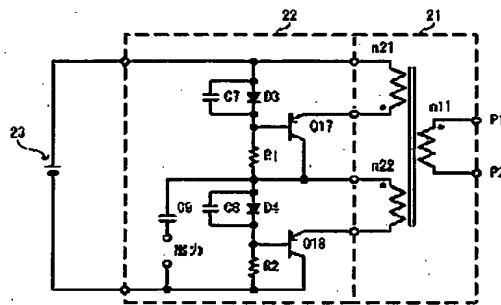
【図7】



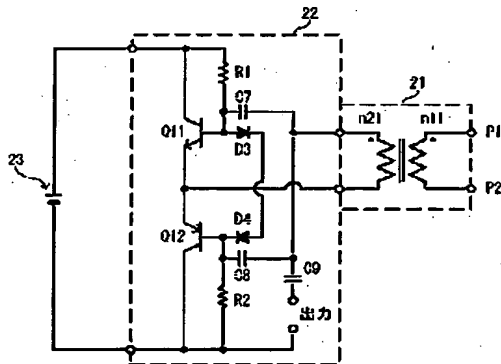
【図8】



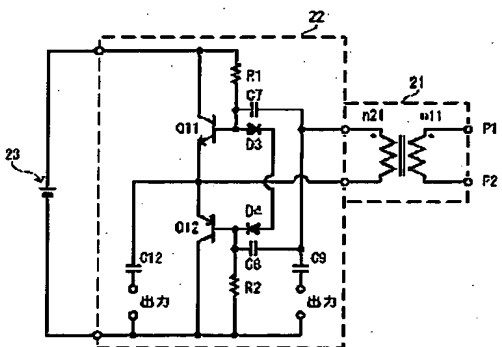
【図9】



【図10】



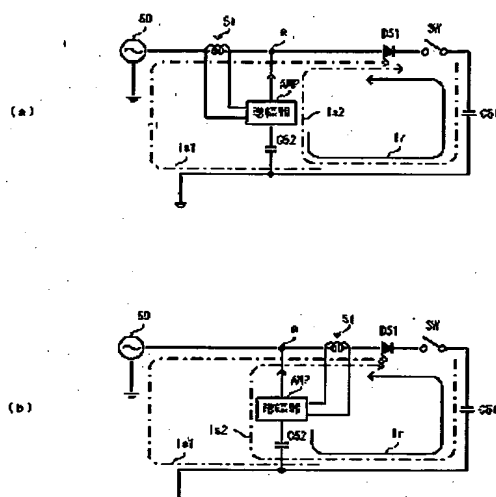
【図11】



(15)

特開2003-250270

【図12】



フロントページの続き

F ターム(参考) 5H730 AA02 BB23 CC03 DD01 EE02  
 EE08 EE10 FC41  
 5J092 AA01 AA14 AA18 CA44 CA50  
 FA00 FR15 HA08 HA10 HA17  
 HA18 HA19 HA25 HA29 HA36  
 HA39 KA11 KA42 KA51 MA21  
 SA00 TA06  
 5J500 AA01 AA14 AA18 AC44 AC50  
 AF00 AH08 AH10 AH17 AH18  
 AH19 AH25 AH29 AH36 AH39  
 AK11 AK42 AK51 AM21 AS00  
 AT06 RF15